

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/001496

International filing date: 02 February 2005 (02.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-026413
Filing date: 03 February 2004 (03.02.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

14. 3. 2005

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 2 月 3 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 0 2 6 4 1 3

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号
The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

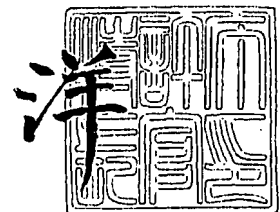
J P 2 0 0 4 - 0 2 6 4 1 3

出 願 人
Applicant(s): 松下電器産業株式会社

2 0 0 5 年 4 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 2131150511
【提出日】 平成16年 2月 3日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 12/00
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 笠原 哲志
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 泉 智紹
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 中西 雅浩
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 田村 和明
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 松野 公則
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100097445
 【弁理士】
 【氏名又は名称】 岩橋 文雄
【選任した代理人】
 【識別番号】 100103355
 【弁理士】
 【氏名又は名称】 坂口 智康
【選任した代理人】
 【識別番号】 100109667
 【弁理士】
 【氏名又は名称】 内藤 浩樹
【手数料の表示】
 【予納台帳番号】 011305
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9809938

【書類名】 特許請求の範囲**【請求項 1】**

書き換え可能な不揮発性メモリを搭載したメモリカードであって、
前記不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、
前記管理テーブルに基づき前記不揮発性メモリへブロック単位でデータを書き込む手段と、
前記データの書き込みが正常に実行されたか否かを判定する判定手段と、
前記判定手段によって前記データの書き込みが正常に実行されたと判断された場合に、書き込みを行ったブロックの再書き込みを禁止するよう前記管理テーブルを更新し正常終了する手段と、
前記判定手段によって前記データの書き込みが正常に実行されなかったと判断された場合に、使用したブロックを不良ブロックとして前記管理テーブルを更新するとともに、ホストによりリトライ処理を行うと設定された場合に、前記不揮発性メモリの異なるブロックへデータの書き込みをリトライする手段を有するメモリカード。

【請求項 2】

リトライを行った場合と行わない場合のデータ書き込み所要時間をホストからの要求に応じて回答する請求項 1 記載のメモリカード。

【請求項 3】

書き換え可能な不揮発性メモリを搭載したメモリカードであって、
前記不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、
ホストから転送されたデータに誤り訂正符号を付加して前記管理テーブルに基づき前記不揮発性メモリの所定ブロックに書き込む書き込み手段と、
ホストからの要求に応じて前記管理テーブルに基づき所定ブロックからデータを読み出すとともに、ホストにより誤り訂正処理を行うと設定された場合に、前記訂正符号を用いて誤り訂正をした後ホストへデータを転送する読み出し手段とを有するメモリカード。

【請求項 4】

読み出し時に訂正を行った場合と行わない場合それぞれのデータの信頼性をホストからの要求に応じて回答する請求項 3 記載のメモリカード。

【書類名】明細書**【発明の名称】**メモリカード**【技術分野】****【0001】**

本発明は、書き換え可能な不揮発性メモリへのデータ書き込み時のエラー処理に特徴を有するメモリカードおよびメモリへのデータ書き込み方法に関する。

【背景技術】**【0002】**

近年、デジタル情報を保存する記憶装置として、書き換え可能な不揮発性メモリを搭載したメモリカードや機器が広まってきている。特にメモリカードは、小型かつ耐震性に優れるため、今後、益々携帯機器で多用されることが期待されている。

【0003】

書き換え可能な不揮発性メモリの代表的なものにNAND型フラッシュメモリ（以下、フラッシュメモリと称す）がある。フラッシュメモリは、ブロック単位でその使用、未使用が管理されており、例えば、未使用のブロックに対しては管理データとして“1”が書き込まれ、データの書き込みを行った場合に、管理データを“1”から“0”に書き換える。

【0004】

また、一般的に、フラッシュメモリは、正常に書き込まれない場合が希に存在する。このため、フラッシュメモリには、正常書き込みであったか、または異常書き込みであったかを示すステータスをリード（読み出し）する機能が備わっており、データの書き込み後、このステータスをリードすることによって、書き込みが正常に行なわれたか否かを判別することが必要である。メモリカードによっては、フラッシュメモリを制御するコントローラが内蔵されており、コントローラがデータ書き込み後にステータスリードを行い、書き込みエラーが発生した場合は、そのブロックが再び書き込みブロックとして選択されないようにするために、コントローラに内蔵された対応するブロックの管理データを“1”から“0”に書き換えを行う。

【0005】

また、正常にデータが書き込まれなかった場合には、そのデータを別のブロックに書き込みを行う手法（以下、リトライ処理）も提案されている。

【0006】

また、フラッシュメモリに書き込まれたデータは、他ブロックへのデータ書き込みによって、また、経年変化によって、希にデータ化けが発生する。このため、メモリカードとして所望のデータ信頼性を確保するために、例えば、ブロック単位で、フラッシュメモリの信頼性に応じた誤り訂正符号を生成し付加して書き込み、読み出し時には、誤り訂正を行い、ホストへ転送を行う。

【0007】

以上のように、フラッシュメモリに希に発生する書き込みエラー、読み出しエラーは、殆どの場合、メモリカードに内蔵されたコントローラによってリトライ処理、及び誤り訂正処理を行うことによって回避するため、ホスト機器はフラッシュメモリのデータ信頼性を考慮することなく使用することができる。

【0008】

以上のような、フラッシュメモリの書き込みエラーに対するリトライ処理に関するものは、特許文献1に記載されたものが知られている。

【特許文献1】特開2002-108720号公報

【発明の開示】**【発明が解決しようとする課題】****【0009】**

しかしながら、近年、メモリカードは、民生用途のみならず、業務用途の様々なホスト機器に用いられ始め、ホストによっては、従来のメモリカードの信頼性では、不十分な場

合が発生し始めた。

【0010】

書き込みエラーが発生した場合のリトライ処理は、例えば、書き込みエラーが発生しやすいフラッシュメモリであっても、ホストに対して書き込みエラーとして通知される頻度が低減される。このため、ホストによっては、書き込みエラーとして通知された場合の特別な処理を考慮することが無く、ホストの処理負担が軽減するという長所がある。しかしながら、フラッシュメモリ上で書き込みエラーが発生しているのか、リトライ処理が行われているのかどうか、ホスト側では全く分からないため、リトライ処理によって非常に書き込み時間が長くなる。更に、リトライ処理も書き込みエラーとなった場合は、書き込み完了の通知を待たされたあげく書き込みエラーになることがあった。

【0011】

静止画を記録するデジタルカメラの場合は、書き込みエラー通知された後でもホストによる対応は可能であるが、例えば、動画を記録するムービーの場合は、リアルタイムでの処理を要求されるため、リトライ処理をするメモリカードは、書き込み時間が長い場合があるため、ホスト側で書き込み時間を見積もりにくく、ホストでの対応が非常に困難という課題があった。

【0012】

また、従来のメモリカードは、メモリカードとして所望のデータ信頼性となるように、フラッシュメモリの信頼性に応じて、誤り訂正符号を付加している。例えば、高信頼性のフラッシュメモリを内蔵したメモリカードには1ビット訂正回路が、また、低信頼性のフラッシュメモリを内蔵したメモリカードには3ビット訂正回路が搭載され、メモリカードとしては、何れも同等の信頼性を確保している。3ビット訂正回路を搭載したメモリカードは、3ビットまでの誤りは訂正可能であるが、4ビット以上の誤りが発生した場合には訂正不能となり、ホストに対してエラー通知をするが、場合によっては、誤訂正となり誤ったデータをホストに返すことになる。通常、このようなケースに陥る確率を非常に低くするように設定しているが、例えば、業務用のホスト等のように、更なる高信頼性を望むホストが存在しても、メモリカードからエラーとして通知、或いは誤ったデータが正常データとして読み出される以上、業務用ホスト側の工夫でこれ以上信頼性を上げることができないという課題があった。

【0013】

本発明は上記の課題を解決するためになされたもので、ホストがフラッシュメモリの書き込み時間を見積もることが可能な方法、及び、ホストがカードの信頼性を向上することができる方法を提供する。

【課題を解決するための手段】

【0014】

この課題を解決するために、本発明のメモリカードは、書き換え可能な不揮発性メモリを搭載したメモリカードであって、不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、管理テーブルに基づき不揮発性メモリへブロック単位でデータを書き込む手段と、データの書き込みが正常に実行されたか否かを判定する判定手段と、判定手段によってデータの書き込みが正常に実行されたと判断された場合に、書き込みを行ったブロックの再書き込みを禁止するよう管理テーブルを更新し正常終了する手段と、判定手段によってデータの書き込みが正常に実行されなかったと判断された場合に、使用したブロックを不良ブロックとして管理テーブルを更新するとともに、ホストによりリトライ処理を行うと設定された場合に、不揮発性メモリの異なるブロックへデータの書き込みをリトライする手段を有するものである。

【0015】

また、本発明のメモリカードは、書き換え可能な不揮発性メモリを搭載したメモリカードであって、不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、ホストから転送されたデータに誤り訂正符号を付加して管理テーブルに基づき不揮発性メモリの所定ブロックに書き込む書き込み手段と、ホストからの要求に応じて管理テーブルに基づき

所定ブロックからデータを読み出すとともに、ホストにより誤り訂正処理を行うと設定された場合に、訂正符号を用いて誤り訂正をした後ホストへデータを転送する読み出し手段を有するものである。

【0016】

これにより、メモ리카ードの書き込み時間を見積もり易くしたい場合には、メモ리카ードに対して、リトライ処理を行わないように設定し、書き込みエラー時には、速やかにホストに通知されるようにすることにより、ホスト側での対処がしやすくなる。

【0017】

また、メモ리카ードが保証する以上の信頼性を得たい場合には、メモ리카ードに対して、誤り訂正を行わないように設定とすることにより、ホストは、書き込みデータに予め更に強力な訂正符号を付加し、読み出し時にホスト側で誤り訂正を行うよう選択することができるようにすることにより、データの信頼性を上げることが可能となる。

【発明の効果】

【0018】

以上のように本発明によれば、本発明のメモ리카ードは、従来のホストでも使用できるだけでなく、従来カードでは使用できなかったホストにも使用可能となる。これにより、更にメモ리카ードが使用され、メモ리카ードの量産効果によりメモ리카ードの低コスト化が図れる。また、従来カードを使用することができなかった特殊なホストであっても普及した低コストのメモ리카ードを用いることが可能となる。

【発明を実施するための最良の形態】

【0019】

本発明の請求項1に記載の発明は、書き換え可能な不揮発性メモリを搭載したメモ리카ードであって、前記不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、前記管理テーブルに基づき前記不揮発性メモリへブロック単位でデータを書き込む手段と、前記データの書き込みが正常に実行されたか否かを判定する判定手段と、前記判定手段によって前記データの書き込みが正常に実行されたと判断された場合に、書き込みを行ったブロックの再書き込みを禁止するよう前記管理テーブルを更新し正常終了する手段と、前記判定手段によって前記データの書き込みが正常に実行されなかったと判断された場合に、使用したブロックを不良ブロックとして前記管理テーブルを更新するとともに、ホストによりリトライ処理を行うと設定された場合に、前記不揮発性メモリの異なるブロックへデータの書き込みをリトライする手段を有するメモ리카ードである。

【0020】

また、本発明の請求項3に記載の発明は、書き換え可能な不揮発性メモリを搭載したメモ리카ードであって、前記不揮発性メモリのデータ書き込み状態を管理する管理テーブルと、ホストから転送されたデータに誤り訂正符号を付加して前記管理テーブルに基づき前記不揮発性メモリの所定ブロックに書き込む書き込み手段と、ホストからの要求に応じて前記管理テーブルに基づき所定ブロックからデータを読み出すとともに、ホストにより誤り訂正処理を行うと設定された場合に、前記訂正符号を用いて誤り訂正をした後ホストへデータを転送する読み出し手段を有するメモ리카ードである。

【0021】

これにより、メモ리카ードの書き込み時間を見積もりやすくしたい場合には、メモ리카ードに対して、リトライ処理を行わないように設定し、書き込みエラー時には、速やかにホストに通知されるようにすることにより、ホスト側での対処がしやすくなる。

【0022】

また、メモ리카ードが保証する以上の信頼性を得たい場合には、メモ리카ードに対して、誤り訂正を行わないように設定とすることにより、ホストは、書き込みデータに予め更に強力な訂正符号を付加し、読み出し時にホスト側で誤り訂正を行うよう選択することができるようにすることにより、データの信頼性を上げることが可能となる。

【0023】

以下、本発明の実施の形態について、図面を参照して説明する。

【0024】

(実施の形態)

図1は、本発明の実施の形態によるメモリカードの構成を示すブロック図である。

【0025】

図1において、メモリカード1は、例えばデジタル・スチル・カメラ、各種携帯端末機器、パーソナルコンピュータ等の電子機器（図示せず）に装着して使用されるものであり、ホストインタフェース2と、コントローラ3と、RAM4と、インストラクションROM5と、バッファメモリ6と、書き換え可能な不揮発性メモリとして、例えばフラッシュメモリ7から構成される。

【0026】

ホストインタフェース2は、メモリカード1が装着される電子機器本体（以下、ホストと称する）とのインタフェースを行うブロックであり、フラッシュメモリ7に読み書きするデータや各種制御のためのコマンドやクロックを送信または受信する。

【0027】

コントローラ3は、メモリカード1全体を制御するブロックであり、マイクロプロセッサ（以下、MPUと称する）31と、レジスタ32と、誤り訂正手段33を有している。

【0028】

MPU31は、インストラクションROM5に格納されている制御プログラムに従って、RAM4、フラッシュメモリ7、バッファメモリ6の制御を行う。

【0029】

レジスタ32は、ホストインタフェース2を通してホストから転送される設定値、及びメモリカードの固有の特性値を保持するレジスタである。ホストから転送される設定値としては、データ書き込み時にリトライ処理するか否かを決定するリトライ・イネーブル・ビット、データ読み出し時に訂正をするか否かを決定する訂正イネーブル・ビットが保持されている。また、メモリカードの固有の特性値としては、例えば、リトライ処理を行う場合と行わない場合、それぞれのデータ書き込みの最大所要時間、書き込みエラーの通知頻度、及び誤り訂正処理を行う場合と行わない場合、それぞれのデータ誤り率が保持されており、何れもホストインタフェース2を通して、ホストが読み出すことが可能である。

【0030】

誤り訂正手段33は、ホストから転送されたデータに誤り訂正符号を生成して付加するとともに、フラッシュメモリ7から読み出されたデータに誤りがあるか否かを検出し、誤りがある場合には訂正するブロックである。

【0031】

インストラクションROM5は、読み出し専用の不揮発性メモリであり、MPU31の制御プログラムが格納されている。バッファメモリ6は、ホストから転送されてきたデータを一時的に保持するメモリである。また、フラッシュメモリ7は、ホストから転送されたデータを書き込むメモリである。

【0032】

RAM4は、揮発性メモリであり、コントローラ3の作業用領域であるワークRAM41と、ブロック管理テーブル42から構成されている。ブロック管理テーブル42は、フラッシュメモリ7の使用状態を管理するテーブルであり、その一例を図2に示す。

【0033】

一般にフラッシュメモリ7の物理上のブロック（以下、物理ブロックと称す）への読み書きは、ホストから与えられる論理上のブロック（以下、論理ブロックと称す）のアドレスを指定して行われる。ブロック管理テーブル42の1つの役割は、この論理ブロックのアドレス（論理アドレス）を物理ブロックのアドレス（物理ブロック）に変換する（あるいは、割り当てる）ものである。

【0034】

図2では、ブロックアドレスである物理アドレスと論理アドレスの対応関係と、その物理アドレス（アドレスで指定されるブロック）の使用の有無を示している。

【0035】

例えば、図2に示すように、物理ブロックの使用の有無、及び各物理ブロックに割り当てられた論理アドレスの番号が書かれている。使用の有無を示す欄で“0”、すなわち使用済みであるにもかかわらず、論理アドレスが書かれていない場合（図2の例では、物理アドレス「6」）は、その物理ブロックは不良ブロックであることを示しており、書き込みアドレスとして選択されることはない。

【0036】

以上のように構成されたメモリカード1のデータ書き込み処理について、図3に示すフローチャートを参照して説明する。図3に示されるフローチャートは、コントローラ3により実行されるものである。

【0037】

まず、ステップ1として、コントローラ3は、ホストインタフェース2を介して、ホストからの書き込みコマンドを受けると、ホストから送られてくるデータをバッファメモリ6に一時的に保持する。

【0038】

次に、ステップ2として、MPU31はブロック管理テーブル42に書き込まれているブロック管理データを参照し、書き込み可能な物理アドレス、すなわち管理データ（使用の有無）が“1”の物理アドレス（未使用の物理アドレス）をサーチする。

【0039】

次に、ステップ3として、バッファメモリ6からブロック単位でデータを読み出すとともに、誤り訂正手段33によって誤り訂正符号を付加し、フラッシュメモリ7内のレジスタへデータの転送を行う。

【0040】

次に、ステップ4として、フラッシュメモリ7に対して書き込みコマンドを発行し、ステップ2でサーチされた物理アドレスに書き込みを行う。このステップ4がデータを書き込む手段に相当する。

【0041】

次に、ステップ5として、フラッシュメモリ7に対してステータス・リードコマンドを発行し、フラッシュメモリ7からの応答からデータ書き込みの処理ステータスが正常に行われたか否かを判別する。このステップ5が判定手段に相当する。

【0042】

ステップ5において、データ書き込みが正常に行われたと判断された場合には、ステップ6として、ブロック管理テーブル42上の対応する管理データを“1”から“0”に書き換えるとともに、論理ブロック番号（論理アドレス）を書き込み、書き込みを正常終了する（ステップ7）。このステップ6、7が正常終了する手段に相当する。

【0043】

一方、ステップ5において、データ書き込みが正常に行われなかったと判断された場合には、ステップ8として、ブロック管理テーブル42上の対応する管理データを“1”から“0”に書き換えを行う。

【0044】

そして、ステップ9として、レジスタ32に保持されたリトライ・イネーブル・ビットがイネーブルか否かを判断し、ディセーブル、すなわちリトライ処理をしない場合、及びイネーブルであっても、ステップ10でこの書き込みがリトライ処理と判断された場合には、このまま書き込みをエラー終了する（ステップ11）。この場合、論理アドレスの書き込みは行われない。このステップ8、11がエラー終了する手段に相当する。

【0045】

一方、ステップ10において、リトライ処理でなかった場合には、1回目のリトライ処理を実行するためにステップ12に移行する。

【0046】

ステップ12において、ステップ2と同様に、ブロック管理テーブル42に書き込まれ

ているブロック管理データを参照し、書き込み可能な物理アドレス、すなわち管理データ(使用の有無)が“1”の物理アドレス(未使用の物理アドレス)をサーチした後、ステップ4に移行する。ステップ12に移行し、再度ステップ4を実行するステップがリトライする手段に相当する。

【0047】

バッファメモリ6に保持されたデータは、上記のように、ブロック単位でフラッシュメモリ7への書き込みが繰り返され、全てのデータの書き込みが正常終了した時点で、書き込みが完了したことがホストに通知される。また、異常終了した場合には、それ以降のデータの書き込みは行われず、その時点で、ホストに通知される。

【0048】

以上のように本実施の形態によれば、ステップ9において、リトライ・イネーブル・ビットがイネーブルの場合のみリトライ処理を行う。このため、ホストはリトライ・イネーブル・ビットをディセーブルにしておくことで、書き込み異常があった場合には、リトライ処理で待たされることなく、ホストに通知されるようにすることができる。更に、レジスタ32から書き込み時間の最大所要時間、エラー通知頻度を読み出しておくことで、その値に応じたエラー処理をホスト側で実施することができる。

【0049】

なお、上記実施の形態では、リトライ処理時に書き込みデータを再転送しない場合について説明したが、書き込みデータを再転送しても良い。

【0050】

また、上記実施の形態では、不揮発性メモリを搭載したメモリカードに実施した場合について説明したが、その他、例えば電子機器が内蔵する不揮発性メモリに対しても、同様に実施可能であり、本発明はメモリカードに限るものではないことは言うまでもない。

【0051】

次にメモリカード1のデータ読み出し処理について、図4に示すフローチャートを参照して説明する。図4に示されるフローチャートは、コントローラ3により実行されるものである。

【0052】

まず、ステップ1として、コントローラ3は、ホストインタフェース2を介して、ホストからの読み出しコマンドを受けると、MPU31はブロック管理テーブル42に書き込まれているブロック管理データを参照し、論理アドレスに対応する物理アドレスをサーチする。

【0053】

次に、ステップ2として、ステップ1でサーチした物理ブロックからデータの読み出しを行うように、フラッシュメモリ7に対して読み出しコマンドを発行すると、フラッシュメモリ7内のレジスタに読み出しデータが保持される。

【0054】

次に、ステップ3として、フラッシュメモリ7のレジスタからデータを読み出し、誤り訂正手段33を経由して、バッファメモリ6に一時的に保持する。

【0055】

次に、ステップ4として、レジスタ32に保持された誤り訂正・イネーブル・ビットがイネーブルか否かを判断し、イネーブル、すなわち誤り訂正処理をする場合は、ステップ5で誤りが検出されたか否かを判断し、誤りが検出された場合は、ステップ6に移行する。

【0056】

ステップ6では、誤りの位置、大きさを算出し、ステップ7において、訂正能力以内の誤りの場合には、バッファメモリ6に保持されたデータの訂正を行い、正常終了を行う(ステップ8)。

【0057】

一方、ステップ7において、ステップ6の結果、誤りが訂正能力を超えており、訂正不

能と判断した場合には、異常終了する（ステップ9）。

【0058】

また、ステップ4において、誤り訂正・イネーブル・ビットがディセーブルの場合、或いは、ステップ5において、誤りが検出されていない場合には、ステップ6の誤り計算を行うことなく正常終了する。

【0059】

正常終了した場合は、フラッシュメモリ7からバッファメモリ6へのブロック単位の読み出しが繰り返され、ホストインタフェース2を通して、ホストへデータが転送される。また、異常終了した場合には、以降のフラッシュメモリ7からのデータの読み出しは停止する。

【0060】

以上のように本実施の形態によれば、ステップ4において、誤り訂正・イネーブル・ビットがイネーブルの場合のみ誤り訂正処理を行うため、誤り訂正・イネーブル・ビットをディセーブルにしておくことで、例え、データの読み出し時に訂正能力を超える誤りがあったとしても、フラッシュメモリ7内の全てのデータを読み出すことが可能となる。このため、ホストは予めレジスタ32から誤り訂正処理を行う場合の誤り率を読み出し、更に高いデータ信頼性を望む場合には、誤り訂正・イネーブル・ビットをディセーブルにし、ホスト側で更に強力な誤り訂正符号を付加してデータの書き込みを行い、データ読み出し時には、ホスト側で誤り訂正を行うことにより、誤り率を低下させて使用することができる。

【0061】

なお、上記実施の形態では、不揮発性メモリを搭載したメモリカードに実施した場合について説明したが、その他、例えば電子機器が内蔵する不揮発性メモリに対しても、同様に実施可能であり、本発明はメモリカードに限るものではないことは言うまでもない。

【産業上の利用可能性】

【0062】

本発明にかかるメモリカードは、誤り訂正処理などをホストが要求する機能に選択することができるという特有の効果を有し、書き換え可能な不揮発性メモリへのデータ書き込み時のエラー処理に特徴を有するメモリカード及びメモリを制御するコントローラ等として有用である。

【図面の簡単な説明】

【0063】

【図1】本発明の実施の形態によるメモリカードの構成を示すブロック図

【図2】同メモリカードにおけるブロック管理テーブルの構成と管理データの一例を示す概念図

【図3】同メモリカードにおける書き込み処理の動作を示すフローチャート

【図4】同メモリカードにおける読み出し処理の動作を示すフローチャート

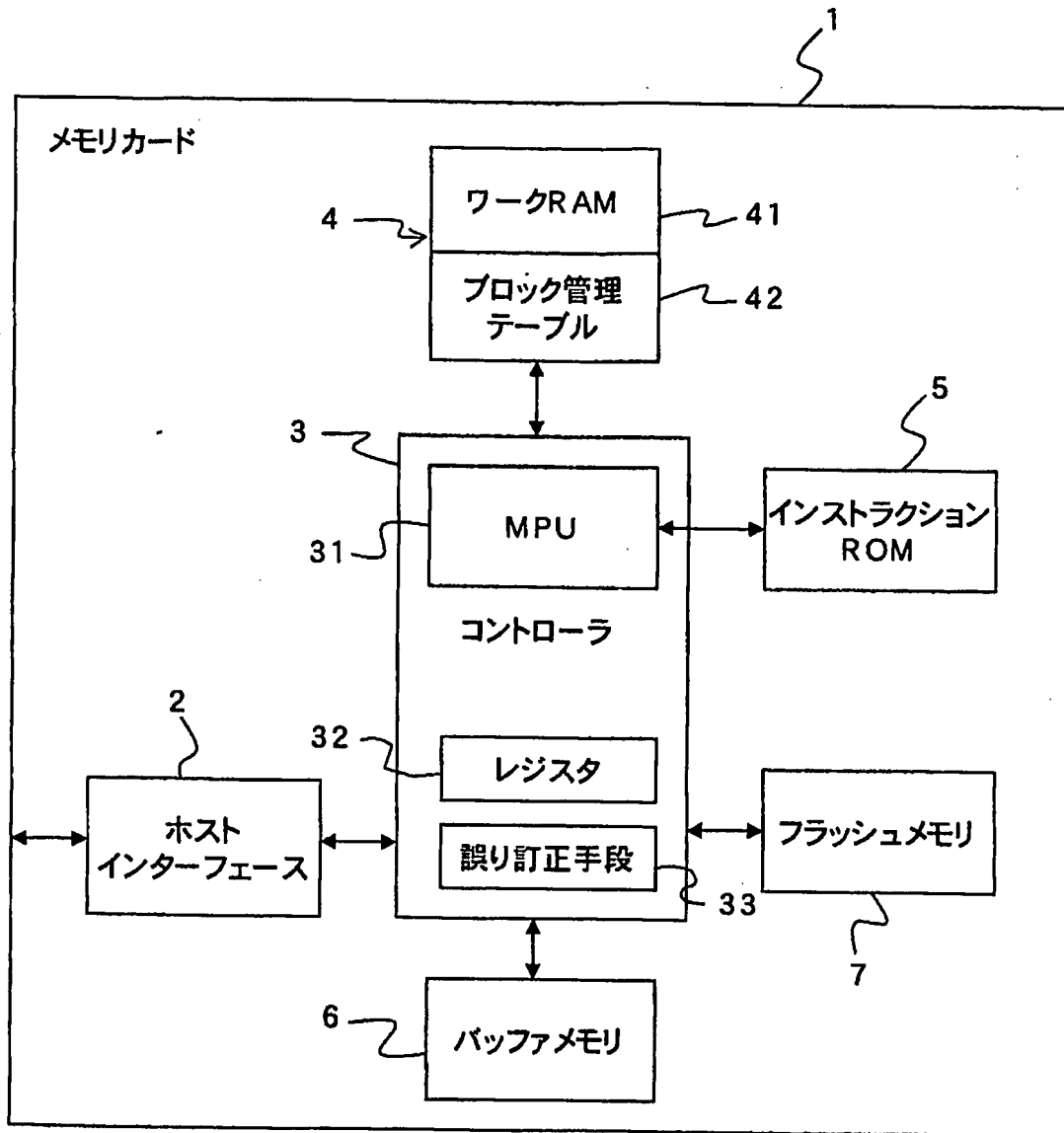
【符号の説明】

【0064】

- 1 メモリカード
- 2 ホストインタフェース
- 3 コントローラ
- 4 RAM
- 5 インストラクションROM
- 6 バッファメモリ
- 7 フラッシュメモリ
- 31 マイクロプロセッサ (MPU)
- 32 レジスタ
- 33 誤り訂正手段
- 41 ワークRAM

42 ブロック管理テーブル

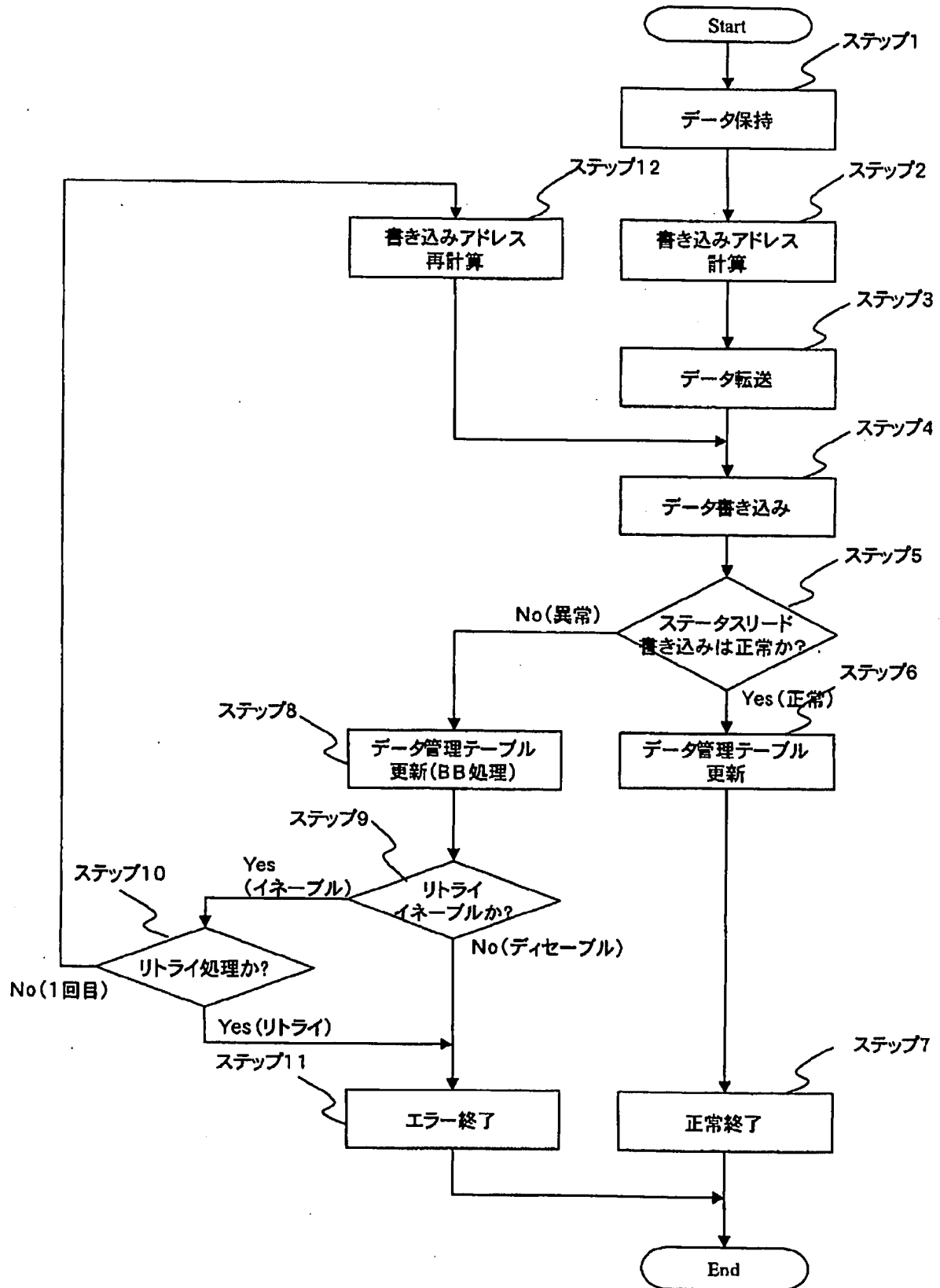
【書類名】 図面
【図1】



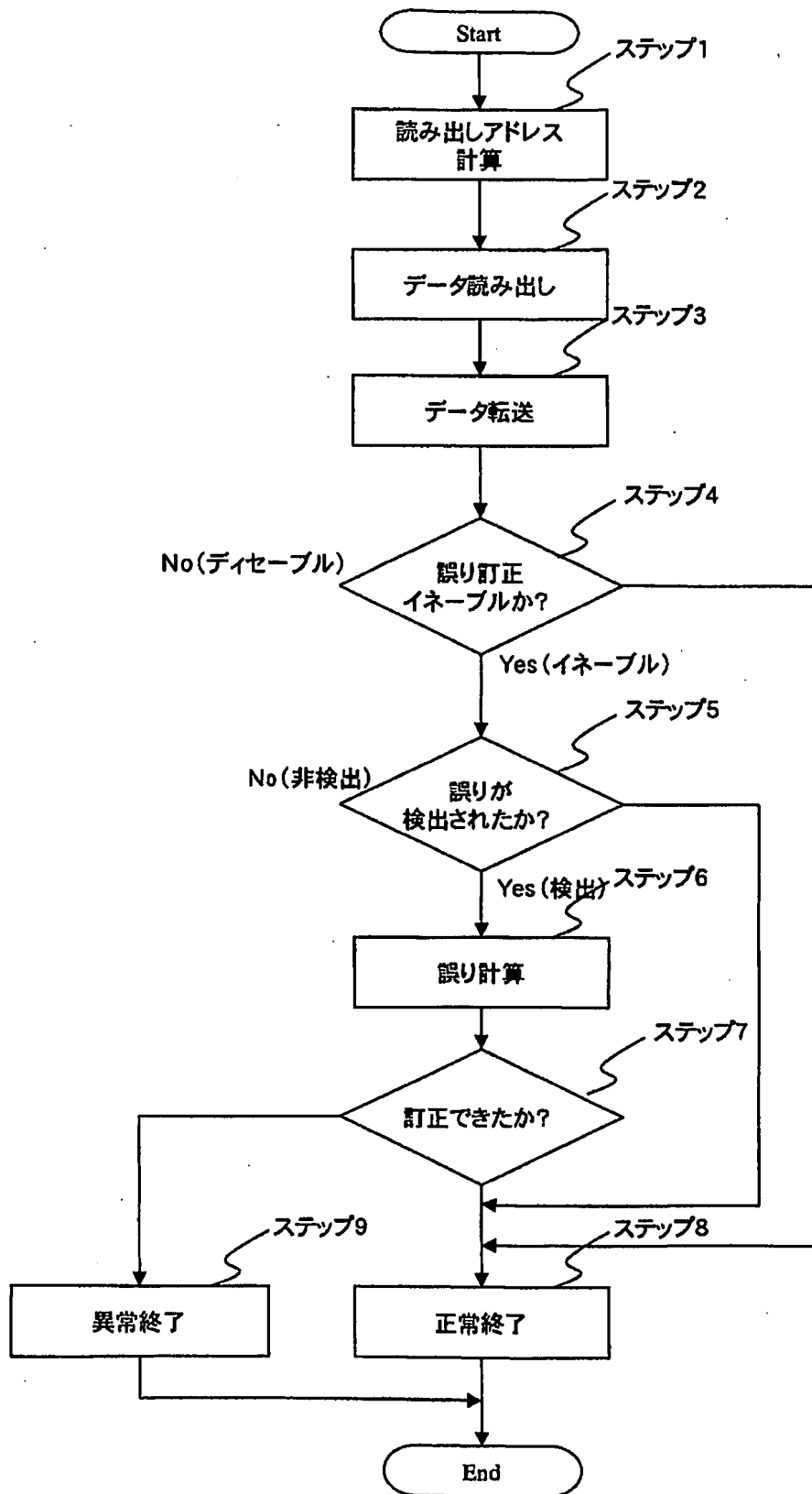
【図2】

ブロックアドレス		使用の有無 (1:未使用、0:使用)
物理アドレス	論理アドレス	
0	—	1
1	3	0
2	4	0
3	5	0
4	—	1
5	1	0
6	—	0
7	—	1
8	6	0
9	—	1
10	—	1
11	—	1
:	:	:

【図 3】



【図 4】



【書類名】 要約書**【要約】**

【課題】 メモリカードでの書き込みエラーの発生やリトライ処理の実行が、ホストは分からず、リトライ処理による書き込み遅延や書き込みエラーの予測が困難であった。

【解決手段】 ステップ5の判断の結果、異常の場合には、不良ブロック登録（ステップ8）を行い、ステップ9、10でリトライ処理がイネーブルで1回目の場合、ステップ12で別ブロックに書き込みをリトライする。一方、ステップ9で、リトライ処理がディセーブルの場合は、ステップ11で書き込み処理をエラー終了する。このため、ホストはリトライ処理がディセーブルになるよう設定すれば、書き込み異常があった場合、リトライ処理で待たされることなく、ホストに通知される。

【選択図】 図3

特願 2004-026413

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

大阪府門真市大字門真1006番地

氏 名

松下電器産業株式会社